

Table des matières

Avant-propos	1
I. Informations numériques	3
I.1. De l'analogique au numérique	3
I.2. Deux niveaux électriques : le bit	4
I.2.1 Conventions logiques	4
I.2.2 Immunité au bruit	5
I.3. Du bit au mot : des codes	7
I.3.1 Pour les nombres	7
I.3.2 Il n'y a pas que des nombres	13
II. Circuits : aspects électriques	17
II.1. Technologies	17
II.1.1 Les familles TTL	17
II.1.2 Les familles CMOS	18
II.1.3 Les familles ECL	21
II.1.4 Les familles AsGa	21
II.2. Volts et milliampères	22
II.2.1 Les niveaux de tension	22
II.2.2 Les courants échangés	24
II.3. Nanosecondes et mégahertz	26
II.3.1 Des paramètres observables en sortie : les temps de propagation	26
II.3.2 Des règles à respecter concernant les entrées	27
II.3.3 Des règles à respecter concernant les découplages	33
II.4. Types de sorties	34
II.4.1 Sorties standard	34
II.4.2 Sorties collecteur (ou drain) ouvert	35
II.4.3 Sorties trois états	36
III. Opérateurs élémentaires	39
III.1. Combinatoire et séquentiel	39
III.2. Opérateurs combinatoires	41
III.2.1 Des opérateurs génériques : NON, ET, OU	42
III.2.2 Un peu d'algèbre	47
III.2.3 Non-ET, Non-OU	49
III.2.4 Le « ou exclusif », ou somme modulo 2	50
III.2.5 Le sélecteur, ou multiplexeur à deux entrées	58
III.3. Opérateurs séquentiels	61
III.3.1 Les bascules asynchrones	62
III.3.2 Les bascules synchrones	70

IV. Circuits : une classification	87
IV.1. Des fonctions prédéfinies : les circuits standard	87
IV.1.1 <i>Circuits combinatoires</i>	89
IV.1.2 <i>Circuits séquentiels</i>	92
IV.1.3 <i>Circuits d'interface</i>	96
IV.2. Des fonctions définies par l'utilisateur	97
IV.2.1 <i>Les circuits programmables par l'utilisateur</i>	98
IV.2.2 <i>Les circuits spécifiques</i>	100
V. Méthodes de synthèse	101
V.1. Les règles générales	102
V.2. Les machines synchrones à nombre fini d'états	106
V.2.1 <i>Horloge, registre d'état et transitions</i>	107
V.2.2 <i>Des choix d'architecture décisifs</i>	124
V.3. Fonctions combinatoires	144
V.3.1 <i>Des tables de vérité aux équations : les formes normales</i>	144
V.3.2 <i>L'élimination des redondances : les minimisations</i>	147
V.4. Séquenceurs et fonctions standard	154
V.4.1 <i>Séquenceurs câblés</i>	155
V.4.2 <i>Séquenceurs micro-programmés</i>	157
VI. Annexe : VHDL	161
VI.1. Principes généraux	162
VI.1.1 <i>Description descendante : le « top down design »</i>	162
VI.1.2 <i>Simulation et/ou synthèse</i>	162
VI.1.3 <i>L'extérieur de la boîte noire : une « ENTITÉ »</i>	164
VI.1.4 <i>Le fonctionnement interne : une « ARCHITECTURE »</i>	165
VI.1.5 <i>Des algorithmes séquentiels décrivent un câblage parallèle : les « PROCESSUS »</i>	166
VI.2. Eléments du langage	171
VI.2.1 <i>Les données appartiennent à une classe et ont un type</i>	171
VI.2.2 <i>Les attributs précisent les propriétés des objets</i>	178
VI.2.3 <i>Les opérateurs élémentaires</i>	180
VI.2.4 <i>Instructions concurrentes</i>	181
VI.2.5 <i>Instructions séquentielles</i>	185
VI.3. Programmation modulaire	188
VI.3.1 <i>Procédures et fonctions</i>	188
VI.3.2 <i>Les paquetages et les librairies</i>	191
VI.3.3 <i>Les paramètres génériques</i>	199
VI.4. En guise de conclusion	201
Bibliographie	205
Index	207